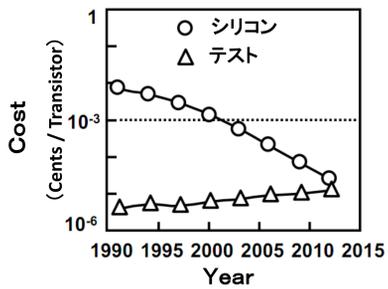


### 研究背景

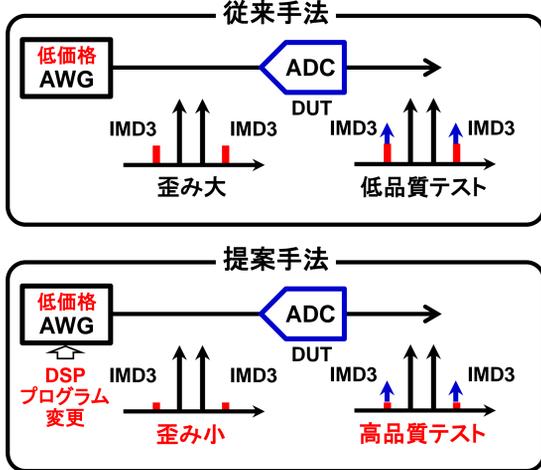
産業界での適正品質を保持したアナログ回路テストの低コスト化の要求大



シリコンコスト：減少  
テストコスト：増加

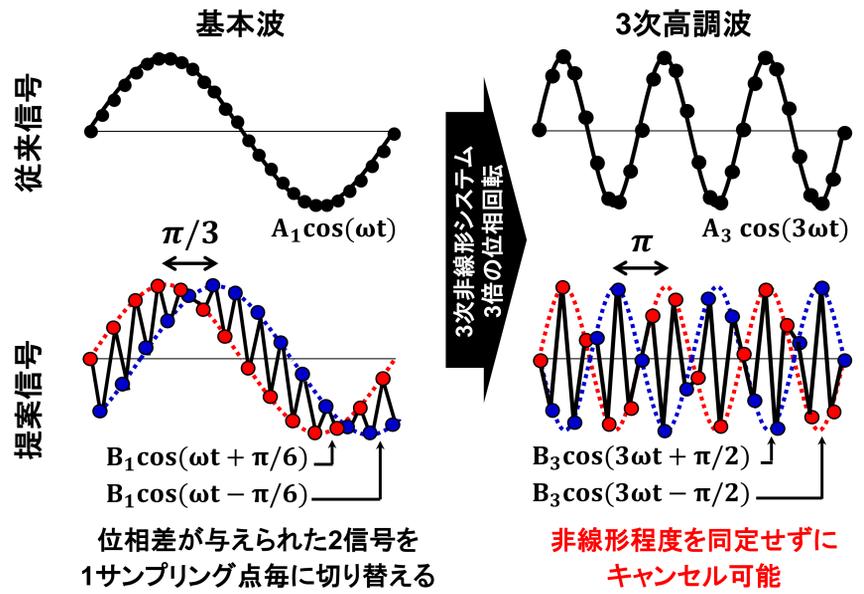
### 研究目的

低コスト(低性能)AWGを用いたADCの高品質テストの実現

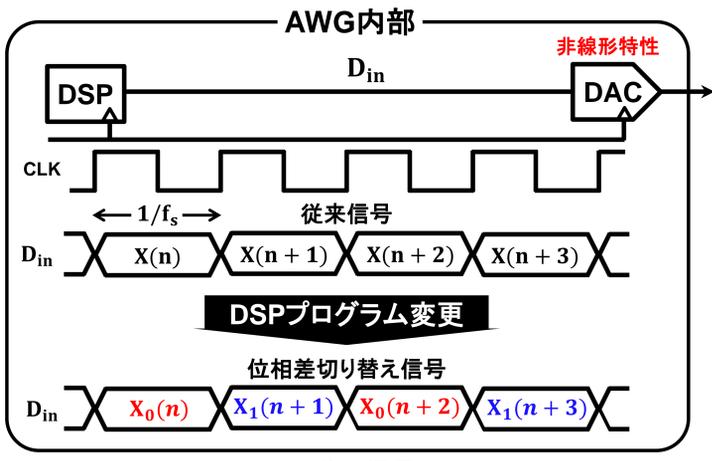


### 歪み低減基本原理

例：単一正弦波の場合

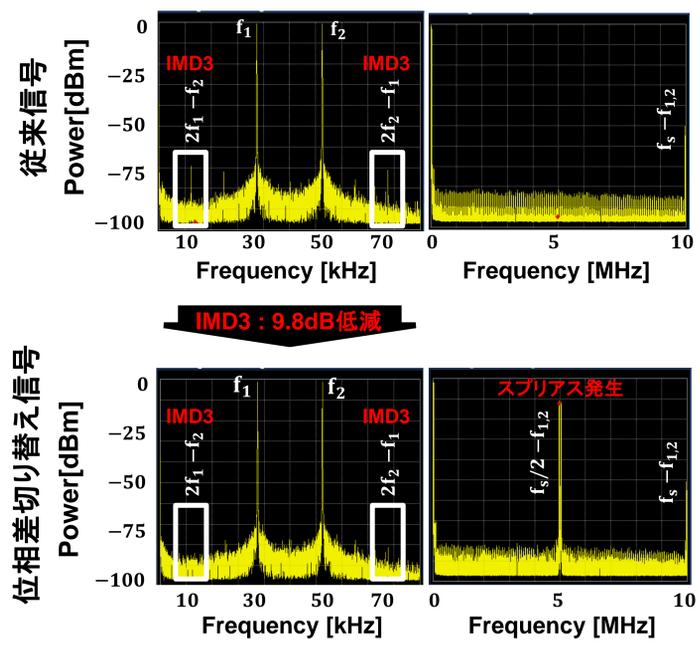


低歪み2トーン信号発生



従来信号  
 $X(n) = A \cos(2\pi f_1 n T_s) + A \cos(2\pi f_2 n T_s)$

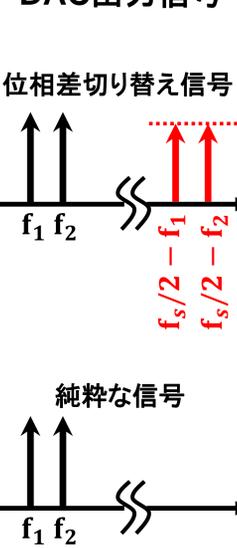
位相差切り替え信号  
 $X_0(n) = B \cos(2\pi f_1 n T_s + \pi/6) + B \cos(2\pi f_2 n T_s - \pi/6)$   
 $X_1(n) = B \cos(2\pi f_1 n T_s - \pi/6) + B \cos(2\pi f_2 n T_s + \pi/6)$   
ただし、 $B = 1.15A$



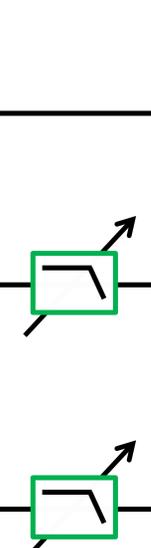
|           | 不要信号  | フィルタによる除去 |
|-----------|---|-----------|
| 従来信号      | $2f_1 - f_2$<br>$2f_2 - f_1$<br>(IMD3)<br>基本波近傍 | 困難        |
| 位相差切り替え信号 | $f_s/2 - f_1$<br>$f_s/2 - f_2$<br>ナイキスト周波数近傍    | 容易 ※      |

※ サンプリング周波数の向上により高周波側へスプリアス移動  
⇒ フィルタ要求の更なる緩和

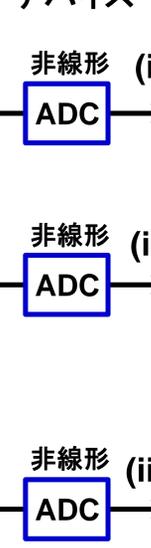
### AWG内部DAC出力信号



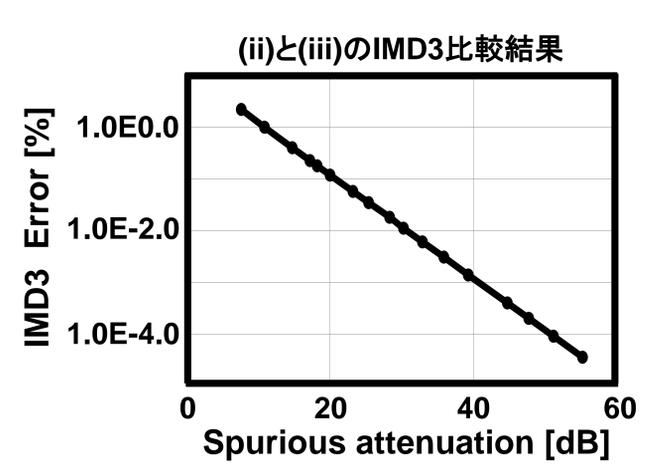
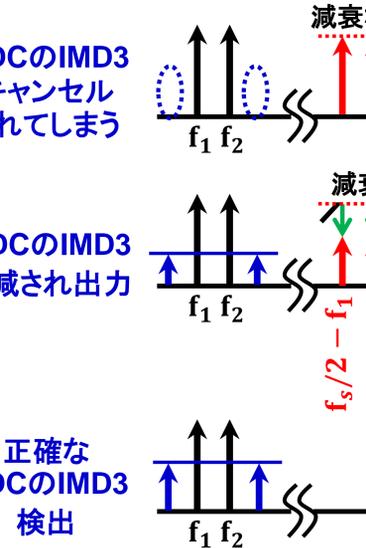
### フィルタ



### 被試験デバイス

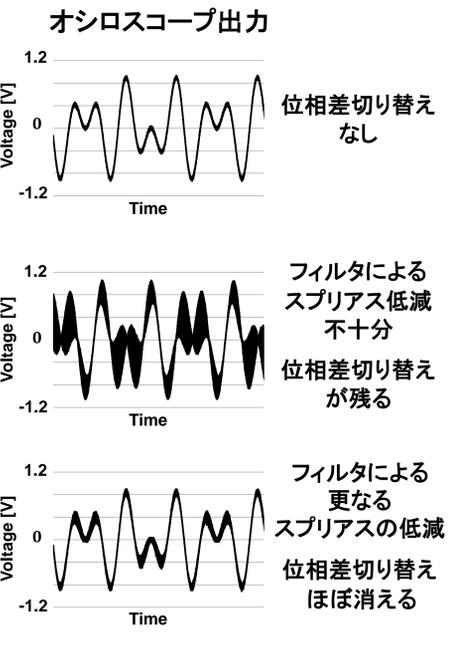
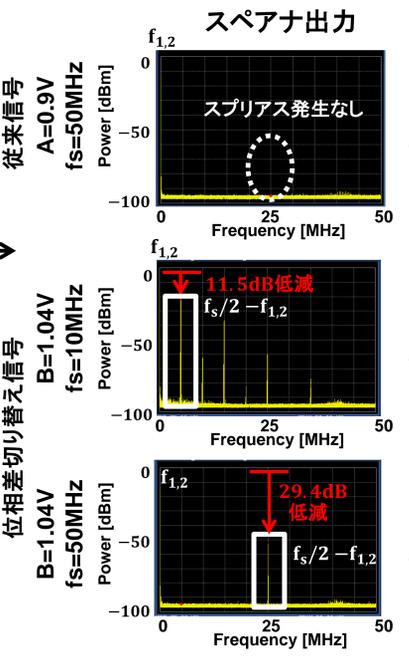
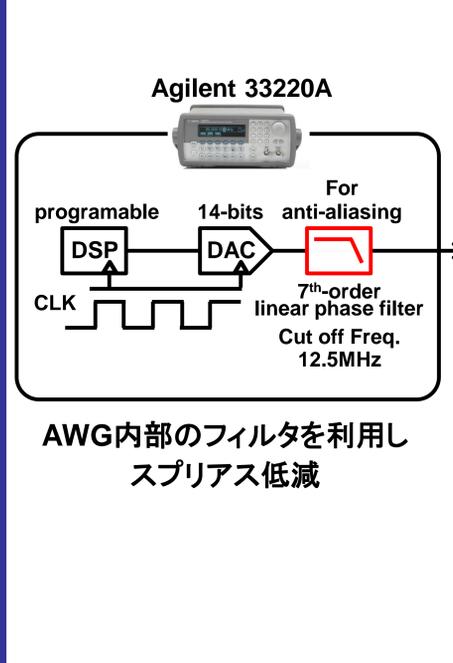


### 被試験デバイス出力信号



| スプリアス低減 | IMD3検出誤差 |
|---------|----------|
| 20dB    | 0.1%     |
| 30dB    | 0.01%    |

スプリアスの低減



- 低歪み2トーンテスト信号発生技術の検討
  - DSPプログラムの変更のみで対応
  - 任意波形発生器の非線形性の同定が不要
  - 歪み低減を実機により検証
- プログラム変更の影響を検討
  - スプリアスがナイキスト周波数近傍に発生
  - スプリアス30dBの低減 ⇒ ADCのIMD3検出時の誤差: 0.01%
  - 実機にてプリアスの低減、時間波形の平滑化を確認
- 提案手法によるADCの評価を現在検討中

まとめ